

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-123540

(43)Date of publication of application : 15.05.1998

(51)Int.Cl.

G02F 1/1339

(21)Application number : 08-283656

(71)Applicant : HITACHI LTD

(22)Date of filing : 25.10.1996

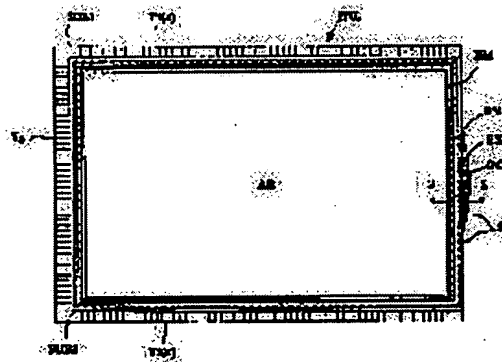
(72)Inventor : FURUYA MASAMITSU

(54) LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To suppress the contamination of liquid crystals occurring in contaminants in an end-sealing material or sealing material and to lessen the occurrence of a display unevenness defect by disposing a bank between a display region and at least either of the end-sealing material and the sealing material.

SOLUTION: A liquid crystal injection port INJ and the sealing material SL are formed between two transparent glass substrates SUB1 and SUB2 constituting a liquid crystal display panel PNL along their edges. The injection port INJ is sealed with the end-sealing material ESL. The bank BNK is formed between a matrix part AR (display region) and the entire circumference of the end-sealing material ESL and the sealing material SL. The bank BNK comprises a conductive film, insulating film, i-type semiconductor layer and protective film on the SUB1 side. The bank comprises a light shielding film, red color filters, protective film and common pixel electrodes on the substrate SUB2 side. These films are the films used in the matrix part AR.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-123540

(43) 公開日 平成10年(1998) 5月15日

(51) Int.Cl.⁶

G 0 2 F 1/1339

識別記号

5 0 5

F I

G 0 2 F 1/1339

5 0 5

審査請求 未請求 請求項の数6 O L (全 15 頁)

(21) 出願番号 特願平8-283656

(22) 出願日 平成8年(1996)10月25日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 古家 政光

千葉県茂原市早野3300番地 株式会社日立

製作所電子デバイス事業部内

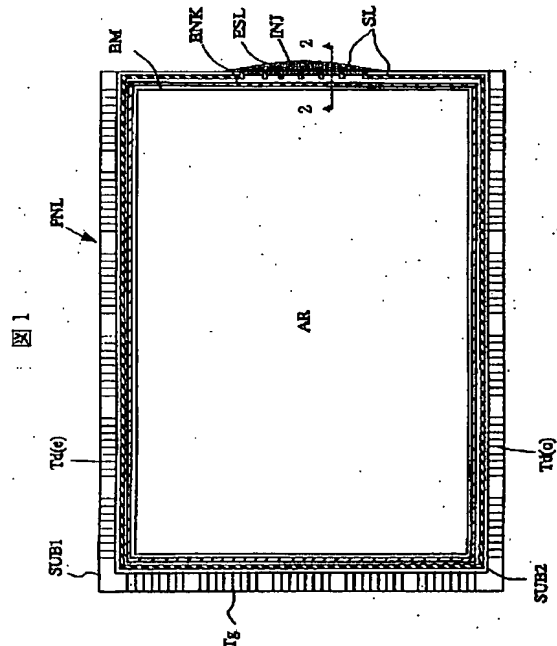
(74) 代理人 弁理士 中村 純之助

(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】 封止材あるいはシール材中の汚染物質に起因する液晶の汚染を抑制し、表示むら不良の発生を低減する。

【解決手段】 液晶表示パネルPNLのマトリクス部ARと、封止材ESLおよびシール材SLの全周との間に、マトリクス部ARを構成する各種膜の一部からなる汚染物質拡散抑制用の土手BNKを設けた。



【特許請求の範囲】

【請求項1】複数の膜をそれぞれ面上に積層した2枚の透明絶縁基板を、前記膜を設けた面が対向するように所定の間隙を隔てて重ね合わせ、前記両基板間の縁周囲に枠状に設けたシール材により、前記両基板を貼り合わせ、前記シール材の一部に設けた封入口から前記両基板間の前記シール材の内側に液晶を注入し、前記封入口を封止材により封止した液晶表示素子を有する液晶表示装置において、前記液晶表示素子の表示領域と、前記封止材、前記シール材の少なくとも一方との間に、前記膜の少なくとも一部からなる土手を設けたことを特徴とする液晶表示装置。

【請求項2】前記土手を、前記表示領域と、前記封止材および前記シール材の全周との間に配置したことを特徴とする請求項1記載の液晶表示装置。

【請求項3】前記土手を、前記表示領域と、前記封止材との間のみに配置したことを特徴とする請求項1記載の液晶表示装置。

【請求項4】前記土手が、前記2枚の透明絶縁基板の両者に形成された膜からなり、該土手を形成する前記両基板の膜どうしが密着していることを特徴とする請求項1記載の液晶表示装置。

【請求項5】前記土手が、前記2枚の透明絶縁基板の両者に形成された膜からなり、該土手を形成する前記両基板の膜どうしの間に間隙が存在することを特徴とする請求項1記載の液晶表示装置。

【請求項6】前記土手が、前記2枚の透明絶縁基板の一方に形成された膜のみからなることを特徴とする請求項1記載の液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、それぞれ対向面に複数の膜を設けた2枚の透明絶縁基板を所定の間隙を隔てて重ね合わせ、両基板間に液晶を封入してなる液晶表示素子を有する液晶表示装置に係り、特に、表示品質を向上させる技術に関する。

【0002】

【従来の技術】アクティブ・マトリクス方式の液晶表示装置は、マトリクス状に配列された複数の画素電極のそれぞれに対応して非線形素子（スイッチング素子）を設けたものである。各画素における液晶は理論的には常時駆動（デューティ比 1.0）されているので、時分割駆動方式を採用している、いわゆる単純マトリクス方式と比べてアクティブ方式はコントラストが良く、特にカラー液晶表示装置では欠かせない技術となりつつある。スイッチング素子として代表的なものとしては薄膜トランジスタ（TFT）がある。

【0003】なお、薄膜トランジスタを使用したアクティブ・マトリクス方式の液晶表示装置は、例えば特開昭63-309921号公報や、「冗長構成を採用した」

2.5型アクティブ・マトリクス方式カラー液晶ディスプレイ」、日経エレクトロニクス、頁193～210、1986年12月15日、日経マグロウヒル社発行、で知られている。

【0004】液晶表示装置（すなわち、液晶表示モジュール）は、例えば、表示用の透明画素電極と配向膜等をそれぞれ積層した面が対向するように所定の間隙を隔てて2枚のガラス等からなる透明絶縁基板を重ね合わせ、該両基板間の周縁部に枠状（ロの字状）に設けた例えば熱硬化型エポキシ樹脂からなるシール材により、両基板を貼り合わせると共に、シール材の一部の切り欠け部である液晶封入口から両基板間のシール材の内側に液晶を注入し、該封入口を光硬化型樹脂からなる封止材により封止し、さらに両基板の外側に偏光板を設けてなる液晶表示パネル（すなわち、液晶表示素子、LCD：リキッドクリスタルディスプレイ（Liquid Crystal Display））と、液晶表示パネルの下に配置され、液晶表示パネルに光を供給するバックライトと、液晶表示パネルの外周部の外側に配置した液晶駆動用回路基板と、バックライトを収納、保持するプラスチックモールド成型品である下側ケースと、前記各部材を収納し、表示窓がけられた金属製シールドケース等で構成されている。

【0005】

【発明が解決しようとする課題】従来の液晶表示装置においては、2枚の透明絶縁基板を貼り合わせている熱硬化型エポキシ樹脂等からなる枠状のシール材、およびシール材の一部にある封入口を封止する光硬化型樹脂等からなる封止材が、液晶と接触しているため、これらの樹脂から溶け出した汚染物質により液晶が汚染され、液晶の比抵抗や配向状態が部分的に変化し、表示むら不良が発生する問題がある。

【0006】この問題を解決するため、従来、液晶の最大の汚染源である封止材によって封止される封入口の大きさを小さくすることや、表示部と封入口との間に、シール材を用いて土手を形成することが提案された。しかし、封入口を小さくしたり、シール材からなる土手を形成したりすると、液晶を注入する速度が下がり、スループットが低下する問題が生じる。また、シール材からなる土手は、それ自体が液晶の汚染源である。さらに、最近、液晶表示モジュールの表示画面の周囲のいわゆる額縁部の面積の縮小化により、シール材で土手を形成するスペースがなくなっている。

【0007】本発明の目的は、封止材あるいはシール材中の汚染物質に起因する液晶の汚染を抑制し、表示むら不良の発生を低減することができる液晶表示装置を提供することにある。

【0008】また、本発明の別の目的は、液晶の注入速度の低下を避けることができ、土手自体が汚染源とならず、かつ、土手を形成するスペースが小さくて済む汚染物質（あるいは汚染液晶）拡散抑制用の土手を有する液晶表示装置を提供することにある。

【0009】

【課題を解決するための手段】前記課題を解決するために、本発明は、複数の膜をそれぞれ面上に積層した2枚の透明絶縁基板を、前記膜を設けた面が対向するように所定の間隙を隔てて重ね合わせ、前記両基板間の縁周囲に枠状に設けたシール材により、前記両基板を貼り合わせ、前記シール材の一部に設けた封入口から前記両基板間の前記シール材の内側に液晶を注入し、前記封入口を封止材により封止した液晶表示素子を有する液晶表示装置において、前記液晶表示素子の表示領域と、前記封止材、前記シール材の少なくとも一方との間に、前記膜の少なくとも一部からなる土手を設けたことを特徴とする。

【0010】また、前記土手を、前記表示領域と、前記封止材および前記シール材の全周との間に配置したことを特徴とする。

【0011】また、前記土手を、前記表示領域と、前記封止材との間のみに配置したことを特徴とする。

【0012】また、前記土手が、前記2枚の透明絶縁基板の両者に形成された膜からなり、該土手を形成する前記両基板の膜どうしが密着していることを特徴とする。

【0013】また、前記土手が、前記2枚の透明絶縁基板の両者に形成された膜からなり、該土手を形成する前記両基板の膜どうしの間に間隙が存在することを特徴とする。

【0014】さらに、前記土手が、前記2枚の透明絶縁基板の一方に形成された膜のみからなることを特徴とする。

【0015】本発明では、液晶表示素子の表示領域と、封止材あるいはシール材との間に、マトリクス部を構成する膜の少なくとも一部を利用して、すなわち、これらの膜と同一の形成工程で同層を用いて汚染物質（あるいは汚染液晶）拡散抑制用の土手を設けたことにより、封止材あるいはシール材から発生する汚染物質で汚染された液晶が表示領域の方へ拡散するのが該土手により抑制され、液晶の汚染に起因する表示むら不良の発生を低減することができる。

【0016】また、本発明による土手は、マトリクス部を構成する膜を利用して形成するので、土手自体が汚染源とならない。また、ホトリソグラフィ工程およびエッチング工程により形成するので、数十 μm 程度の幅に加工形成することが可能であり、土手を形成するスペースが小さくて済む。さらに、本発明において、土手どうし、あるいは土手と基板とを密着させない場合は、液晶が通過できるすき間が形成されるため、液晶注入時では、液晶セルが膨らみ、液晶の注入の妨げとならず、液晶の注入速度の低下を避けることができる。

【0017】

【発明の実施の形態】以下、図面を用いて本発明の実施の形態について詳細に説明する。なお、以下で説明する

図面で、同一機能を有するものは同一符号を付け、その繰り返しの説明は省略する。

【0018】《アクティブ・マトリクス液晶表示装置》以下、本発明を適用したアクティブ・マトリクス方式のカラー液晶表示装置について詳細に説明する。

【0019】《マトリクス部の概要》図7は本発明が適用されるアクティブ・マトリクス方式カラー液晶表示装置の画素とその周辺を示す平面図、図8はマトリクスの画素部、すなわち、図7の8b-8b切断線における断面を中央(b)にして、左側(a)に液晶表示パネル（すなわち、液晶表示素子。LCD）の角付近、すなわち、図9の10-10切断線における断面と、右側(c)に映像信号駆動回路が接続されるべき映像信号端子部（外部接続端子DTM）付近の断面を示す図である。

【0020】図7に示すように、各画素は隣接する2本の走査信号線（ゲート信号線または水平信号線）GLと、隣接する2本の映像信号線（ドレイン信号線または垂直信号線）DLとの交差領域内（4本の信号線で囲まれた領域内）に配置されている。各画素は薄膜トランジスタTFT、透明画素電極ITO1および保持容量素子Caddを含む。走査信号線GLは図では左右方向に延在し、上下方向に複数本配置されている。映像信号線DLは上下方向に延在し、左右方向に複数本配置されている。

【0021】図8に示すように、液晶層LCを基準にして下部透明ガラス基板SUB1側には薄膜トランジスタTFTおよび透明画素電極ITO1が形成され、上部透明ガラス基板SUB2側にはカラーフィルタFIL、遮光用ブラックマトリクスパターンBMが形成されている。透明ガラス基板SUB1、SUB2の両面にはディップ処理等によって形成された酸化シリコン膜SIOが設けられている。

【0022】上部透明ガラス基板SUB2の内側（液晶LC側）の表面には、遮光膜BM、カラーフィルタFIL、保護膜PSV2、共通透明画素電極ITO2（COM）および上部配向膜ORI2が順次積層して設けられている。

【0023】《マトリクス周辺の概要》図1（または図3）は上下のガラス基板SUB1、SUB2を含む液晶表示パネルPNLのマトリクス（AR）周辺の要部平面を、図9は図8の液晶表示パネルの左上角部に対応するシール部SL付近の拡大平面を示す図である。また、前述のように、図8は、左側(a)に走査回路が接続されるべき外部接続端子GTM付近の断面を、右側(b)に外部接続端子が無いところのシール部付近の断面を示す図である。

【0024】このパネルの製造では、小さいサイズであればスルーブット向上のため1枚のガラス基板で複数個分のデバイスを同時に加工してから分割し、大きいサイ

ズであれば製造設備の共用のためどの品種でも標準化された大きさのガラス基板を加工してから各品種に合ったサイズに小さくし、いずれの場合も一通りの工程を経てからガラスを切断する。図1、図3、図9は後者の例を示すもので、図1、図3は上下基板SUB1、SUB2の切断後を、図9は切断前を表しており、LNは両基板の切断前の縁を、CT1とCT2はそれぞれ基板SUB1、SUB2の切断すべき位置を示す。いずれの場合も、完成状態では外部接続端子群Tg、Td（添字略）が存在する（図で上下辺と左辺の）部分はそれらを露出するように上側基板SUB2の大きさが下側基板SUB1よりも内側に制限されている。端子群Tg、Tdはそれぞれ後述する走査回路接続用端子GTM、映像信号回路接続用端子DTMとそれらの引出配線部を集積回路チップCHIが搭載されたテープキャリアパッケージTCCP（図14参照）の単位に複数本まとめて名付けたものである。Td（o）は、奇数番目の端子群、Td（e）は、偶数番目の端子群である。各群のマトリクス部から外部接続端子部に至るまでの引出配線は、両端に近づくにつれ傾斜している。これは、パッケージTCCPにおける接続端子ピッチに表示パネルPNLの端子DTM、GTMを合わせるためである。

【0025】透明ガラス基板SUB1、SUB2の間にはその縁に沿って、液晶封入口INJを除き、液晶LCを封止するようにシールパターンSLが形成される。シール材は例えばエポキシ樹脂からなる。上部透明ガラス基板SUB2側の共通透明画素電極ITO2は、少なくとも一箇所において、本例では少なくともパネルの4角で銀ペースト材AGPによって下部透明ガラス基板SUB1側に形成されたその引出配線INTに接続されている。この引出配線INTは後述するゲート端子GTM、ドレイン端子DTMと同一製造工程で形成される。

【0026】配向膜ORI1、ORI2、透明画素電極ITO1、共通透明画素電極ITO2、それぞれの層は、シールパターンSLの内側に形成される。偏光板POL1、POL2はそれぞれ下部透明ガラス基板SUB1、上部透明ガラス基板SUB2の外側の表面に形成されている。液晶LCは液晶分子の向きを設定する下部配向膜ORI1と上部配向膜ORI2との間でシールパターンSLで仕切られた領域に封入されている。下部配向膜ORI1は下部透明ガラス基板SUB1側の保護膜PSV1の上部に形成される。

【0027】この液晶表示装置は、下部透明ガラス基板SUB1側、上部透明ガラス基板SUB2側で別個に種々の層を積み重ね、シールパターンSLを基板SUB2側に形成し、下部透明ガラス基板SUB1と上部透明ガラス基板SUB2とを重ね合わせ、シール材SLの開口部INJから液晶LCを注入し、注入口INJをエポキシ樹脂などで封止し、上下基板を切断することによって

組み立てられる。

【0028】《液晶の封入》液晶表示セル内に液晶を封入（充填）するには、以下に行なう。まず、液晶を封入すべき空の液晶表示セルと、液晶を入れた液晶ポート（容器）とを減圧容器内に入れ、該容器内の雰囲気圧を0.1 Torrあるいはそれ以下の圧力に十分減圧する。次いで、液晶表示セルの液晶封入口を液晶ポート内の液晶に接触させた後、減圧容器内の雰囲気圧をゆっくりと大気圧にもどす（この工程をリークと称す）。このとき、液晶ポート内の液晶は、液晶表示セルの内外の圧力差により、液晶表示セル内に吸入されていく。ワードプロセッサやパーソナルコンピュータのディスプレイ（表示装置）に使用されている大型液晶表示セルの場合、液晶の封入、封止工程は、液晶表示セルの厚さを制御する上で重要である。

【0029】すなわち、液晶封入前の大型液晶表示セルは、液晶表示セルを構成する2枚のガラス基板固有のそりやうねり、あるいは該基板の縁周囲に設けたシール材の硬化後の該シール材のひずみ等の影響により、かなりの凹凸を有している。図4、図5はこのような大型液晶表示セルの液晶封入時の様子を示す図である。

【0030】図4は前述のように減圧容器（図示省略）内の雰囲気圧を大気圧にもどすときに、液晶が液晶表示セル内に入っていく様子を一定時間ごとの液晶の先端部の形状で示した図である。

【0031】LCCは液晶表示セル、SUB1、SUB2は液晶表示セルLCCを構成する透明ガラス基板、SLは液晶表示セルLCCのシール材、INJは液晶封入口、LCBは液晶ポート、LCは液晶ポートLCBに入れられた液晶、LCFは液晶表示セルLCC内に入っていく一定時間ごとの液晶の先端部である。

【0032】図5（a）～（g）は液晶封入過程における液晶表示セルの厚さ（以下、セル厚と称す）の変化の様子を示す液晶表示セルの縦断面図である。

【0033】SPは液晶表示セルLCC内に分散された両基板間のギャップ調整用のスペーサである。（a）は減圧容器内で減圧（脱気）を完了したとき、（b）は液晶表示セルLCCの液晶封入口INJを液晶ポートLCBの液晶LCに接触（ディップ）させたとき、（c）は減圧容器内をゆっくり大気圧にもどし始めた直後（リーク開始）、（d）は液晶LCが液晶表示セルLCC全体の半分程度まで入ったとき、（e）は液晶LCがちょうど液晶表示セルLCC全体に入ったとき、（f）は（e）からさらに数分経過したとき、（g）は（f）からさらに数時間経過したときの状態をそれぞれ表わしている。

【0034】（a）、（b）の時点では、液晶表示セルLCCは前述のようにかなりの凹凸を有している。しかし、（c）のように液晶封入口INJを液晶LCにより閉じ、減圧容器内のリークを開始すると、（c）に示す

ように、液晶表示セルLCC内外の圧力差により、ガラス基板SUB1、SUB2の歪みは矯正され、液晶表示セルLCC全体にわたってセル厚が均一となる。このときのセル厚は液晶表示セルLCC内に分散されているスペーサSPの粒径や分散密度（単位面積当たりの粒子数）等に依存する。液晶表示セルLCC内への液晶LCの充填が完了する（e）の時点まで、セル厚がほぼ同一の均一な状態が維持される。スペーサSPにポリマビーズを用いた場合、（c）～（e）の時点では、スペーサSPは液晶表示セルLCC内外の圧力差により弾性変形している。このため、（e）の液晶充填完了後も、スペーサSPの復元力により液晶LCの吸入が継続され、セル厚は均一な状態のまま、徐々に増加していく（（f）の時点）。さらに、そのまま放置すると、ガラス基板SUB1、2の復元力により液晶LCが吸入され、（a）、（b）の時点で生じていた凹凸が復元されてくる。

【0035】《汚染物質拡散抑制用の土手BNK》 実施の形態1

図1は、本発明の実施の形態1における透明ガラス基板SUB1、SUB2からなる液晶表示パネルPNLのマトリクスAR周辺部の構成を説明する平面図、図2は、図1の2-2切断線における断面図である。

【0036】液晶表示パネルPNLを構成する2枚の透明ガラス基板SUB1、SUB2の間には、その縁に沿って、液晶封入口INJを除き、シール材SLが形成されている。シール材SLは、例えば熱硬化型のエポキシ樹脂からなる。また、封入口INJは、封止材ESLによって封止されている。封止材ESLは、例えば紫外線硬化型のアクリル樹脂からなる。

【0037】図8に示すように、配向膜ORI1、ORI2、透明画素電極ITO1、共通透明画素電極ITO2の各層は、シール材SLの外郭パターンの内側に形成されている。偏光板POL1、POL2は、それぞれ下部透明ガラス基板SUB1、上部透明ガラス基板SUB2の外側の表面に貼り付けられている。液晶LCは、液晶分子の向きを設定する下部配向膜ORI1と上部配向膜ORI2との間でシール材SLで仕切られた領域に封入され、封止材ESLによって封止されている。下部配向膜ORI1は、下部透明ガラス基板SUB1側の保護膜PSV1の上層に形成されている。

【0038】本実施の形態では、図1に示すように、封止材ESLやシール材SLからの汚染物質（あるいは汚染液晶）拡散抑制用の土手BNKは、マトリクス部AR（すなわち、表示領域）と、封止材ESLおよびシール材SLの全周との間に形成してある。この土手BNKの断面構造は、図2に示すように、下部透明ガラス基板SUB1側は、導電膜g2、絶縁膜GI、i型半導体層AS、導電膜d2、d3、および保護膜PSV1で構成され、上部透明ガラス基板SUB2側は、遮光膜BM、赤

色カラーフィルタFIL(R)、保護膜PSV2、および共通透明画素電極ITO2で構成されている。土手BNKを構成するこれらの膜は、マトリクス部ARで使用されている膜、すなわち、これらの膜と同一の形成工程で同層を用いて形成するので、土手BNKを形成するのに、工程数が増えることはない。土手BNKは、図2に示すように、基板の厚さ方向に突起状に形成されているので、マトリクス部ARと、封止材ESLおよびシール材SLの全周とを隔離することができ、シール材SLおよび封止材ESLから溶け出した汚染物質で汚染された液晶がマトリクス部ARへ拡散しにくくなっている。したがって、シール材SLおよび封止材ESLによる液晶層LCの汚染に起因する表示むらの発生を低減することができ、表示品質を向上することができる。

【0039】前述のように、従来、土手をシール材SLで形成することが提案されたが、これに比較してマトリクス部ARを構成する膜を利用した本実施の形態による土手BNKの優れている点は以下の3点である。

【0040】①シール材SLからなる土手は液晶の污染源となるが、本実施の形態による土手BNKはマトリクス部ARを構成する膜を利用して形成するので、污染源とならない。

【0041】②シール材SLからなる土手の幅は、0.5～1.5mm程度以下に形成するのが困難であるが、本実施の形態による土手BNKは、マトリクス部ARを構成する膜を利用し、ホトリソグラフィ工程およびエッチング工程により形成するので、数十μm程度の幅に加工形成することが可能であり、表示画面の周囲のいわゆる額縁部の面積の縮小化に有利である。

【0042】③シール材SLで土手を形成した場合は、液晶の注入時に、土手が注入の妨げになり、液晶注入速度が下がり、スループットが低下する。しかし、液晶注入時は、図6に示すように、液晶表示セルLCCが膨らんでおり、下部透明ガラス基板SUB1と上部透明ガラス基板SUB2との距離が離れている。このとき、本実施の形態の土手BNKでは、両基板の土手BNKどうしの間に、液晶が通過できるすき間が存在するため、マトリクス部ARと封入口INJとを隔離せず、液晶注入の妨げとならず、液晶注入速度を下げる要因とならない。

【0043】なお、本実施の形態では、図2に示すように、下部透明ガラス基板SUB1側に設けた土手BNKと、上部透明ガラス基板SUB2側に設けた土手BNKとを密着させずに、間隙をあけている。土手BNKの目的から考えると、両基板の土手BNKを密着させるのが、汚染物質拡散抑制効果が最も高いが、多少の間隙があいていても、汚染物質拡散抑制効果は十分ある。また、本実施の形態のように、マトリクス部ARと、封止材ESLおよびシール材SLの全周との間に、土手BNKを配置するのが、汚染物質拡散抑制効果が最も高いが、マトリクス部ARと、最大の污染源である封止材E

SLとの間のみに土手BNKを配置しても、汚染物質拡散抑制効果は十分ある。この実施の形態についてつぎに述べる。

【0044】実施の形態2

図3は、図1と同様の図で、本発明の実施の形態2における液晶表示パネルPNLのマトリクスAR周辺部の構成を説明する平面図である。なお、図3における2-2切断線における断面図は、図2と同様である。

【0045】本実施の形態では、マトリクス部ARと、汚染物質の発生が最も大きい封止材ESLとの間のみに土手BNKを配置した例である。その他の構成は、前記実施の形態1と同様である。

【0046】《薄膜トランジスタTFT》次に、図7、図8に戻り、TFT基板SUB1側の構成を詳しく説明する。

【0047】薄膜トランジスタTFTは、ゲート電極GTに正のバイアスを印加すると、ソースドレイン間のチャネル抵抗が小さくなり、バイアスを零にすると、チャネル抵抗が大きくなるように動作する。

【0048】各画素には複数（2つ）の薄膜トランジスタTFT1、TFT2が冗長して設けられる。薄膜トランジスタTFT1、TFT2のそれぞれは、実質的に同一サイズ（チャネル長、チャネル幅が同じ）で構成され、ゲート電極GT、ゲート絶縁膜GI、i型（真性、intrinsic、導電型決定不純物がドーピングされていない）非晶質シリコン（Si）からなるi型半導体層AS、一対のソース電極SD1、ドレイン電極SD2を有す。なお、ソース、ドレインは本来その間のバイアス極性によって決まるもので、この液晶表示装置の回路ではその極性は動作中反転するので、ソース、ドレインは動作中入れ替わると理解されたい。しかし、以下の説明では、便宜上一方をソース、他方をドレインと固定して表現する。

【0049】《ゲート電極GT》ゲート電極GTは走査信号線GLから垂直方向に突出する形状で構成されている（T字形状に分岐されている）。ゲート電極GTは薄膜トランジスタTFT1、TFT2のそれぞれの能動領域を越えるよう突出している。薄膜トランジスタTFT1、TFT2のそれぞれのゲート電極GTは、一体に（共通のゲート電極として）構成されており、走査信号線GLに連続して形成されている。本例では、ゲート電極GTは、単層の第2導電膜g2で形成されている。第2導電膜g2としては例えばスパッタで形成されたアルミニウム（Al）膜が用いられ、その上にはAlの陽極酸化膜AOFが設けられている。

【0050】このゲート電極GTはi型半導体層ASを完全に覆うよう（下方からみて）それより大き目に形成され、i型半導体層ASに外光やバックライト光が当たらないよう工夫されている。

【0051】《走査信号線GL》走査信号線GLは第2

導電膜g2で構成されている。この走査信号線GLの第2導電膜g2はゲート電極GTの第2導電膜g2と同一製造工程で形成され、かつ一体に構成されている。また、走査信号線GL上にもAlの陽極酸化膜AOFが設けられている。

【0052】《絶縁膜GI》絶縁膜GIは、薄膜トランジスタTFT1、TFT2において、ゲート電極GTと共に半導体層ASに電界を与えるためのゲート絶縁膜として使用される。絶縁膜GIはゲート電極GTおよび走査信号線GLの上層に形成されている。絶縁膜GIとしては例えばプラズマCVDで形成された窒化シリコン膜が選ばれ、1200～2700Åの厚さに（本例では、2000Å程度）形成される。ゲート絶縁膜GIは図9に示すように、マトリクス部ARの全体を囲むように形成され、周辺部は外部接続端子DTM、GTMを露出するよう除去されている。絶縁膜GIは走査信号線GLと映像信号線DLの電気的絶縁にも寄与している。

【0053】《i型半導体層AS》i型半導体層ASは、本例では薄膜トランジスタTFT1、TFT2のそれぞれに独立した島となるよう形成され、非晶質シリコンで、200～2200Åの厚さに（本例では、2000Å程度の膜厚）で形成される。層d0はオーミックコンタクト用のリン（P）をドーピングしたN⁺型非晶質シリコン半導体層であり、下側にi型半導体層ASが存在し、上側に導電層d2（d3）が存在するところのみに残されている。

【0054】i型半導体層ASは走査信号線GLと映像信号線DLとの交差部（クロスオーバー部）の両者間にも設けられている。この交差部のi型半導体層ASは交差部における走査信号線GLと映像信号線DLとの短絡を低減する。

【0055】《透明画素電極ITO1》透明画素電極ITO1は液晶表示部の画素電極の一方を構成する。

【0056】透明画素電極ITO1は薄膜トランジスタTFT1のソース電極SD1および薄膜トランジスタTFT2のソース電極SD1の両方に接続されている。このため、薄膜トランジスタTFT1、TFT2のうちの1つに欠陥が発生しても、その欠陥が副作用をもたらす場合はレーザ光等によって適切な箇所を切断し、そうでない場合は他方の薄膜トランジスタが正常に動作しているので放置すればよい。透明画素電極ITO1は第1導電膜d1によって構成されており、この第1導電膜d1はスパッタリングで形成された透明導電膜（Indium-Tin-Oxide ITO：ネサ膜）からなり、1000～2000Åの厚さに（本例では、1400Å程度の膜厚）形成される。

【0057】《ソース電極SD1、ドレイン電極SD2》ソース電極SD1、ドレイン電極SD2のそれぞれは、N⁺型半導体層d0に接触する第2導電膜d2とその上形成された第3導電膜d3とから構成されてい

る。

【0058】第2導電膜d2はスパッタで形成したクロム(Cr)膜を用い、500~1000Åの厚さに(本例では、600Å程度)で形成される。Cr膜は膜厚を厚く形成するとストレスが大きくなるので、2000Å程度の膜厚を越えない範囲で形成する。Cr膜はN⁺型半導体層d0との接着性を良好にし、第3導電膜d3のAlがN⁺型半導体層d0に拡散することを防止する

(いわゆるバリア層の)目的で使用される。第2導電膜d2として、Cr膜の他に高融点金属(Mo、Ti、Ta、W)膜、高融点金属シリサイド(MoSi₂、TiSi₂、TaSi₂、WSi₂)膜を用いてもよい。

【0059】第3導電膜d3はAlのスパッタリングで3000~5000Åの厚さに(本例では、4000Å程度)形成される。Al膜はCr膜に比べてストレスが小さく、厚い膜厚に形成することが可能で、ソース電極SD1、ドレイン電極SD2および映像信号線DLの抵抗値を低減したり、ゲート電極GTやi型半導体層ASに起因する段差乗り越えを確実にする(ステップカバレッジを良くする)働きがある。

【0060】第2導電膜d2、第3導電膜d3を同じマスクパターンでパターンニングした後、同じマスクを用いて、あるいは第2導電膜d2、第3導電膜d3をマスクとして、N⁺型半導体層d0が除去される。つまり、i型半導体層AS上に残っていたN⁺型半導体層d0は第2導電膜d2、第3導電膜d3以外の部分がセルフアラインで除去される。このとき、N⁺型半導体層d0はその厚さ分はすべて除去されるようエッチングされるので、i型半導体層ASも若干その表面部分がエッチングされるが、その程度はエッチング時間で制御すればよい。

【0061】《映像信号線DL》映像信号線DLはソース電極SD1、ドレイン電極SD2と同層の第2導電膜d2、第3導電膜d3で構成されている。

【0062】《保護膜PSV1》薄膜トランジスタTFTおよび透明画素電極ITO1上には保護膜PSV1が設けられている。保護膜PSV1は主に薄膜トランジスタTFTを湿気等から保護するために形成されており、透明性が高くしかも耐湿性の良いものを使用する。保護膜PSV1はたとえばプラズマCVD装置で形成した酸化シリコン膜や窒化シリコン膜で形成されており、1μm程度の膜厚で形成する。

【0063】保護膜PSV1は図9に示すように、マトリクス部ARの全体を囲むように形成され、周辺部は外部接続端子DTM、GTMを露出するよう除去され、また上基板側SUB2の共通電極COMを下側基板SUB1の外部接続端子接続用引出配線INTに銀ペーストAGPで接続する部分も除去されている。保護膜PSV1とゲート絶縁膜GIの厚さ関係に関しては、前者は保護効果を考え厚くされ、後者はトランジスタの相互コンダ

クタンスgmを薄くされる。したがって、図9に示すように、保護効果の高い保護膜PSV1は周辺部もできるだけ広い範囲に亘って保護するようゲート絶縁膜GIよりも大きく形成されている。

【0064】《遮光膜BM》上部透明ガラス基板SUB2側には、外部光又はバックライト光がi型半導体層ASに入射しないよう遮光膜BMが設けられている。図7に示す遮光膜BMの閉じた多角形の輪郭線は、その内側が遮光膜BMが形成されない開口を示している。遮光膜BMは光に対する遮蔽性が高いたえばアルミニウム膜やクロム膜等で形成されており、本例ではクロム膜がスパッタリングで1300Å程度の厚さに形成される。

【0065】したがって、薄膜トランジスタTFT1、TFT2のi型半導体層ASは上下にある遮光膜BMおよび大き目のゲート電極GTによってサンドイッチにされ、外部の自然光やバックライト光が当たらなくなる。遮光膜BMは各画素の周囲に格子状に形成され(いわゆるブラックマトリクス)、この格子で1画素の有効表示領域が仕切られている。したがって、各画素の輪郭が遮光膜BMによってはっきりとし、コントラストが向上する。つまり、遮光膜BMはi型半導体層ASに対する遮光とブラックマトリクスとの2つの機能をもつ。

【0066】透明画素電極ITO1のラビング方向の根本側のエッジ部分(図7右下部分)も遮光膜BMによって遮光されているので、上記部分にドメインが発生したとしても、ドメインが見えないので、表示特性が劣化することはない。

【0067】遮光膜BMは周辺部にも額縁状に形成してもよく、この場合、そのパターンはドット状に複数の開口を設けた図7に示すマトリクス部のパターンと連続して形成する。この場合、周辺部の遮光膜BMは、シール部SLの外側に延長され、パソコン等の実装機に起因する反射光等の漏れ光がマトリクス部に入り込むを防ぐ。他方、この遮光膜BMは基板SUB2の縁よりも約0.3~1.0mm程内側に留められ、基板SUB2の切断領域を避けて形成されている。

【0068】《カラーフィルタFIL》カラーフィルタFILは画素に対向する位置に赤、緑、青の繰り返しでストライプ状に形成される。カラーフィルタFILは透明画素電極ITO1のすべてを覆うように大き目に形成され、遮光膜BMはカラーフィルタFILおよび透明画素電極ITO1のエッジ部分と重なるよう透明画素電極ITO1の周縁部より内側に形成されている。

【0069】カラーフィルタFILは次のように形成することができる。まず、上部透明ガラス基板SUB2の表面にアクリル系樹脂等の染色基材を形成し、フォトリソグラフィ技術で赤色フィルタ形成領域以外の染色基材を除去する。この後、染色基材を赤色染料で染め、固着処理を施し、赤色フィルタRを形成する。つぎに、同様な工程を施すことによって、緑色フィルタG、青色フィ

ルタBを順次形成する。

【0070】《保護膜PSV2》保護膜PSV2はカラーフィルタFILの染料が液晶LCに漏れることを防止するために設けられている。保護膜PSV2はたとえばアクリル樹脂、エポキシ樹脂等の透明樹脂材料で形成されている。

【0071】《共通透明画素電極ITO2》共通透明画素電極ITO2は、下部透明ガラス基板SUB1側に画素ごとに設けられた透明画素電極ITO1に対向し、液晶LCの光学的な状態は各画素電極ITO1と共通透明画素電極ITO2との間の電位差（電界）にตอบสนองして変化する。この共通透明画素電極ITO2にはコモン電圧Vcomが印加されるように構成されている。本例では、コモン電圧Vcomは映像信号線DLに印加される最小レベルの駆動電圧Vdminと最大レベルの駆動電圧Vdmaxとの中間直流電位に設定されるが、映像信号駆動回路で使用される集積回路の電源電圧を約半分に低減したい場合は、交流電圧を印加すればよい。なお、共通透明画素電極ITO2の平面形状は図9を参照されたい。

【0072】《製造方法》つぎに、上述した液晶表示装置の基板SUB1側の製造方法について図11～図13を参照して説明する。なお同図において、中央の文字は工程名の略称であり、左側は図8に示す画素部分、右側はゲート端子付近の断面形状でみた加工の流れを示す。工程Dを除き工程A～工程Iは各写真処理に対応して区分けしたもので、各工程のいずれの断面図も写真処理後の加工が終わりフォトレジストを除去した段階を示している。なお、写真処理とは本説明ではフォトレジストの塗布からマスクを使用した選択露光を経てそれを現像するまでの一連の作業を示すものとし、繰返しの説明は避ける。以下区分けした工程にしたがって、説明する。

【0073】工程A、図11

7059ガラス（商品名）からなる下部透明ガラス基板SUB1の両面に酸化シリコン膜SIOをディップ処理により設けたのち、500℃、60分間のベークを行なう。下部透明ガラス基板SUB1上に膜厚が1100Åのクロムからなる第1導電膜g1をスパッタリングにより設け、写真処理後、エッチング液として硝酸第2セリウムアンモニウム溶液で第1導電膜g1を選択的にエッチングする。それによって、ゲート端子GTM、ドレイン端子DTM、ゲート端子GTMを接続する陽極酸化バスラインSHg、ドレイン端子DTMを短絡するバスラインSHd、陽極酸化バスラインSHgに接続された陽極酸化パッド（図示せず）を形成する。

【0074】工程B、図11

膜厚が2800ÅのAl-Pd、Al-Si、Al-Si-Ti、Al-Si-Cu等からなる第2導電膜g2をスパッタリングにより設ける。写真処理後、リン酸と硝酸と氷酢酸との混酸液で第2導電膜g2を選択的にエッチングする。

【0075】工程C、図11

写真処理後（前述した陽極酸化マスクAO形成後）、3%酒石酸をアンモニアによりPH6.25±0.05に調整した溶液をエチレングリコール液で1:9に希釈した液からなる陽極酸化液中に基板SUB1を浸漬し、化成電流密度が0.5mA/cm²になるように調整する（定電流化成）。次に所定のAl₂O₃膜厚が得られるのに必要な化成電圧125Vに達するまで陽極酸化を行う。その後この状態で数10分保持することが望ましい（定電圧化成）。これは均一なAl₂O₃膜を得る上で大事なことである。それによって、導電膜g2を陽極酸化され、走査信号線GL、ゲート電極GTおよび電極PL1上に膜厚が1800Åの陽極酸化膜AOFが形成される。

【0076】工程D、図12

プラズマCVD装置にアンモニアガス、シランガス、窒素ガスを導入して、膜厚が2000Åの窒化Si膜を設け、プラズマCVD装置にシランガス、水素ガスを導入して、膜厚が2000Åのi型非晶質Si膜を設けたのち、プラズマCVD装置に水素ガス、ホスフィンガスを導入して、膜厚が300ÅのN⁺型非晶質Si膜を設ける。

【0077】工程E、図12

写真処理後、ドライエッチングガスとしてSF₆、CCl₄を使用してN⁺型非晶質Si膜、i型非晶質Si膜を選択的にエッチングすることにより、i型半導体層ASの島を形成する。

【0078】工程F、図12

写真処理後、ドライエッチングガスとしてSF₆を使用して、窒化Si膜を選択的にエッチングする。

【0079】工程G、図13

膜厚が1400ÅのITO膜からなる第1導電膜d1をスパッタリングにより設ける。写真処理後、エッチング液として塩酸と硝酸との混酸液で第1導電膜d1を選択的にエッチングすることにより、ゲート端子GTM、ドレイン端子DTMの最上層および透明画素電極ITO1を形成する。

【0080】工程H、図13

膜厚が600ÅのCrからなる第2導電膜d2をスパッタリングにより設け、さらに膜厚が4000ÅのAl-Pd、Al-Si、Al-Si-Ti、Al-Si-Cu等からなる第3導電膜d3をスパッタリングにより設ける。写真処理後、第3導電膜d3を工程Bと同様な液でエッチングし、第2導電膜d2を工程Aと同様な液でエッチングし、映像信号線DL、ソース電極SD1、ドレイン電極SD2を形成する。つぎに、ドライエッチング装置にCCl₄、SF₆を導入して、N⁺型非晶質Si膜をエッチングすることにより、ソースとドレイン間のN⁺型半導体層d0を選択的に除去する。

【0081】工程I、図13

プラズマCVD装置にアンモニアガス、シランガス、窒

素ガスを導入して、膜厚が $1\mu\text{m}$ の窒化Si膜を設ける。写真処理後、ドライエッチングガスとして SF_6 を使用した写真蝕刻技術で窒化Si膜を選択的にエッチングすることによって、保護膜PSV1を形成する。

【0082】《液晶表示モジュールの全体構成》図14は、図1または図3に示した液晶表示素子PNLを組み込んだ液晶表示モジュールMDLの分解斜視図である。

【0083】SHDは金属板からなるシールドケース（メタルフレームとも称す）、WDは表示窓、INS1～3は絶縁シート、PCB1～3は回路基板（PCB1はドレイン側回路基板、PCB2はゲート側回路基板、PCB3はインターフェイス回路基板）、JNは回路基板PCB1～3どうしを電氣的に接続するジョイナ、TCP1、TCP2はテープキャリアパッケージ、PNLは液晶表示パネル、GCはゴムクッション、ILSは遮光スペーサ、PRSはプリズムシート、SPSは拡散シート、GLBは導光板、RFSは反射シート、MCAは一体成型により形成された下側ケース（モールドケース）、LPは蛍光管、LPCはランプケーブル、GBは蛍光管LPを支持するゴムブッシュであり、図に示すような上下の配置関係で各部材が積み重ねられて液晶表示モジュールMDLが組み立てられる。

【0084】モジュールMDLは、下側ケースMCA、シールドケースSHDの2種の収納・保持部材を有する。絶縁シートINS1～3、回路基板PCB1～3、液晶表示パネルPNLを収納、固定した金属製シールドケースSHDと、蛍光管LP、導光板GLB、プリズムシートPRS等からなるバックライトBLを収納した下側ケースMCAとを合体させることにより、モジュールMDLが組み立てられる。

【0085】図15は、液晶表示モジュールMDLを実装したノートブック型のパソコン、あるいはワープロの斜視図である。

【0086】以上本発明を実施の形態に基づいて具体的に説明したが、本発明は前記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲において種々変更可能であることは勿論である。例えば、土手BNKを構成する膜の種類は、前記実施の形態1における図2に示した膜構成は単なる一例であって、マトリクス部ARを構成する膜の一部または全部を用い、種々の形態を取ることができることは言うまでもない。例えば、赤、緑、青と順次形成するカラーフィルタFILを3層重ねて利用してもよい。また、前記実施の形態1では、透明ガラス基板SUB1、SUB2の両方に土手BNKを設けたが、いずれか一方の基板のみに土手BNKを設けてもよい。また、前述のように、両方の基板あるいは一方の基板に設けた土手BNKどうし、あるいは土手BNKと基板とを密着させてもよいし、間隙を設けてもよい。さらに、本発明は、縦電界方式のアクティブマトリクス方式の液晶表示装置に適用した例を示したが、横電界方

式やCOG（チップオンガラス）方式の液晶表示装置にも、また、単純マトリクス方式の液晶表示装置にも適用可能なことは言うまでもない。

【0087】

【発明の効果】以上説明したように、本発明によれば、液晶の汚染源となる封止材あるいはシール材と、表示領域とを隔離することができるので、封止材あるいはシール材中の汚染物質に起因する液晶の汚染を抑制し、表示むら不良の発生を低減することができ、画質と画質の信頼性が向上する。

【図面の簡単な説明】

【図1】本発明の実施の形態1における液晶表示パネルPNLのマトリクスAR周辺部の構成を説明する平面図である。

【図2】図1（あるいは図3）の2-2切断線における断面図である。

【図3】本発明の実施の形態2における液晶表示パネルPNLのマトリクスAR周辺部の構成を説明する平面図である。

【図4】減圧容器内の雰囲気を実大気圧にもどすときに、液晶LCが液晶表示セルLCC内に入っていく様子を一定時間ごとの液晶の先端部の形状で示す図である。

【図5】（a）～（g）は液晶封入過程におけるセル厚の変化の様子を示す液晶表示セルLCCの縦断面図である。

【図6】本発明による土手BNKを形成しても、液晶LCの注入が妨げられない様子を示す液晶表示パネルの要部概略断面図である。

【図7】本発明が適用可能なアクティブ・マトリクス方式のカラー液晶表示装置の液晶表示部の一画素とその周辺を示す要部平面図である。

【図8】マトリクスの画素部を中央に、両側にパネル角付近と映像信号端子部付近を示す断面図である。

【図9】上下基板の電氣的接続部を含む液晶表示パネルPNLの角部の拡大平面図である。

【図10】左側に走査信号端子、右側に外部接続端子の無い液晶表示パネルPNLの縁部分を示す断面図である。

【図11】基板SUB1側の工程A～Cの製造工程を示す画素部とゲート端子部の断面図のフローチャートである。

【図12】基板SUB1側の工程D～Fの製造工程を示す画素部とゲート端子部の断面図のフローチャートである。

【図13】基板SUB1側の工程G～Iの製造工程を示す画素部とゲート端子部の断面図のフローチャートである。

【図14】アクティブ・マトリクス方式カラー液晶表示モジュールMDLの分解斜視図である。

【図15】図14の液晶表示モジュールを実装したノー

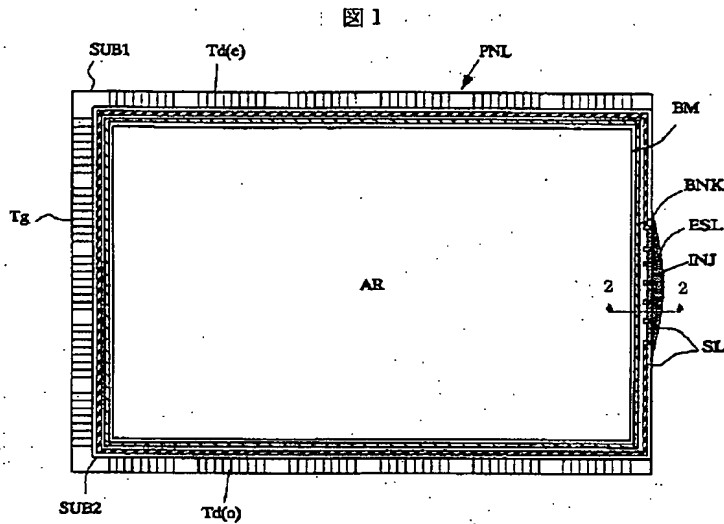
17

トブック型のパソコンあるいはワープロの斜視図である。

【符号の説明】

BNK…土手、PNL…液晶表示パネル、SUB1…下部透明ガラス基板、SUB2…上部透明ガラス基板、SL…シール材、INJ…封入口、ESL…封止材、AR…マトリクス部、Tg、Td(o)、Td(e)…端子

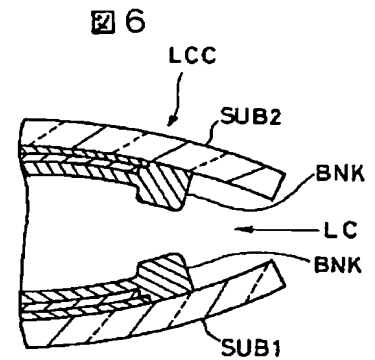
【図1】



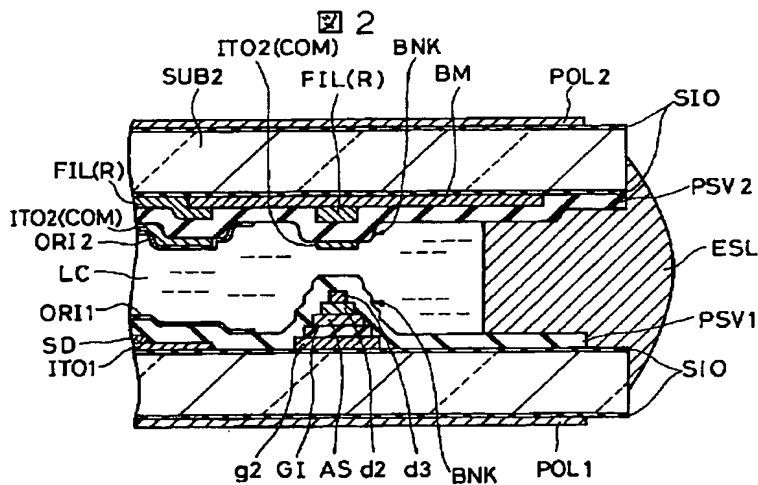
18

群、g2、d2、d3…導電膜、GI…絶縁膜、AS…i型半導体層、PSV1…保護膜、BM…遮光膜（ブラックマトリクス）、FIL(R)…赤色カラーフィルタ、PSV2…保護膜、ITO2(COM)…共通透明画素電極、ITO1…透明画素電極、ORI1、ORI2…配向膜、LC…液晶。

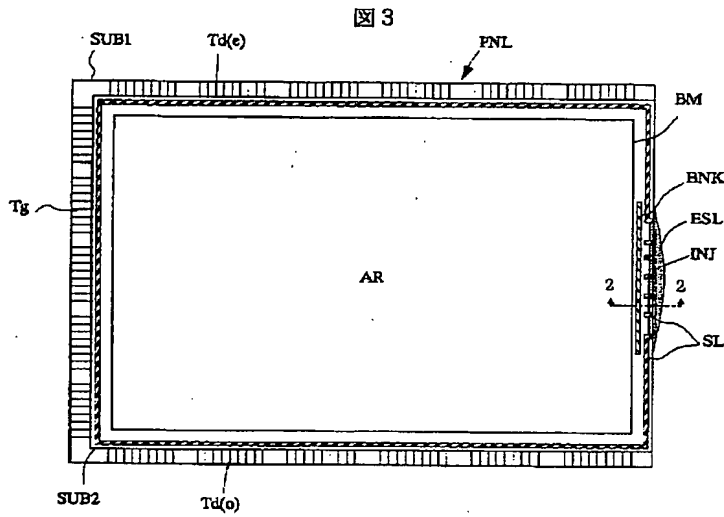
【図6】



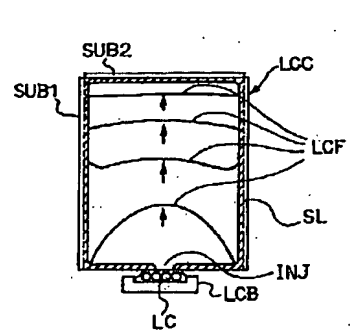
【図2】



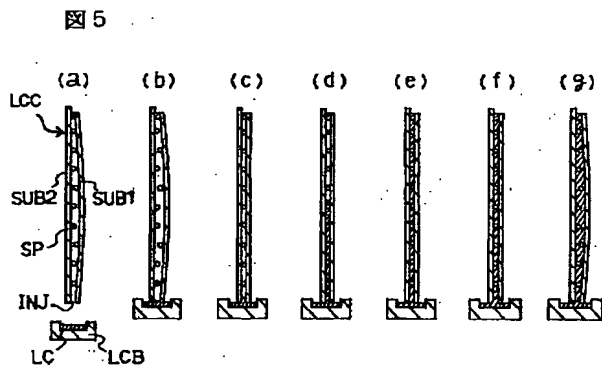
【図 3】



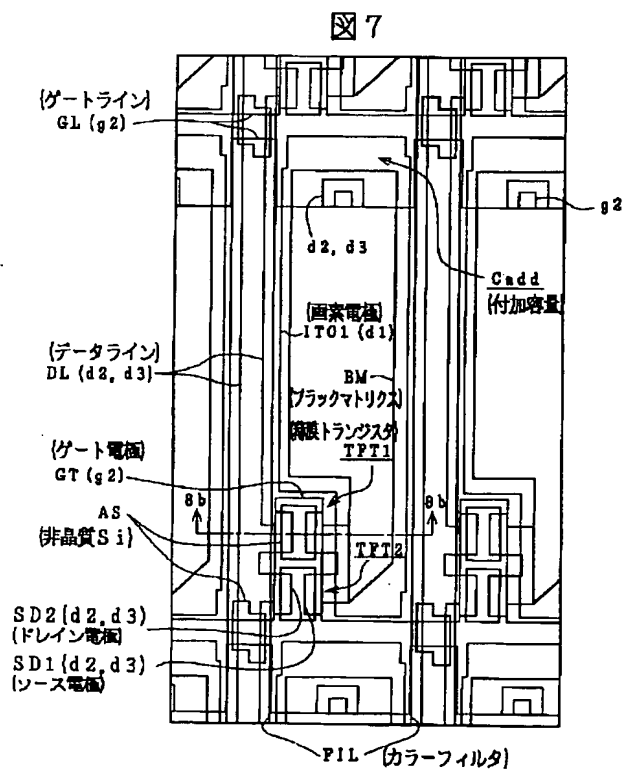
【図 4】



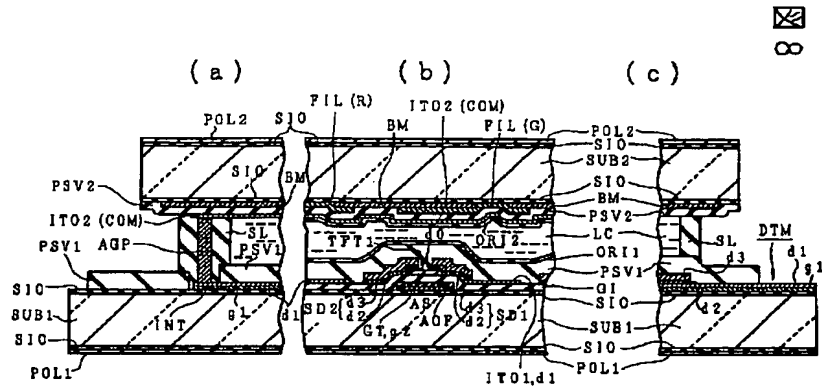
【図 5】



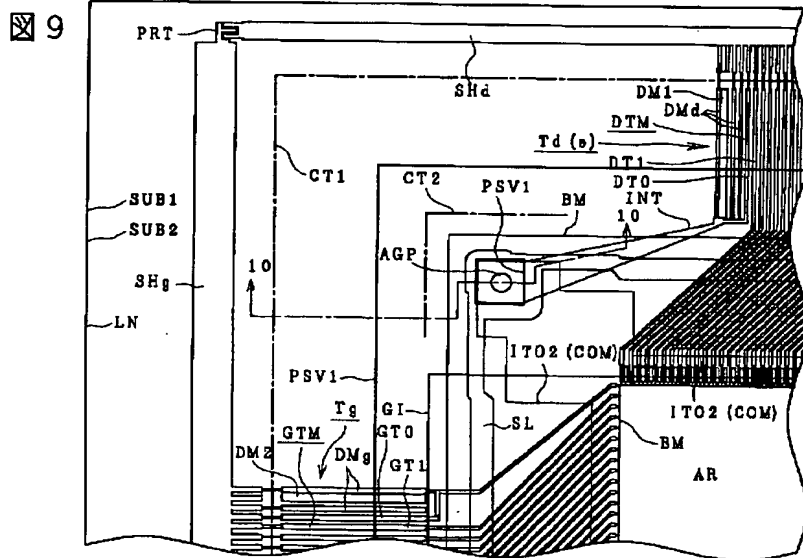
【図 7】



【図8】

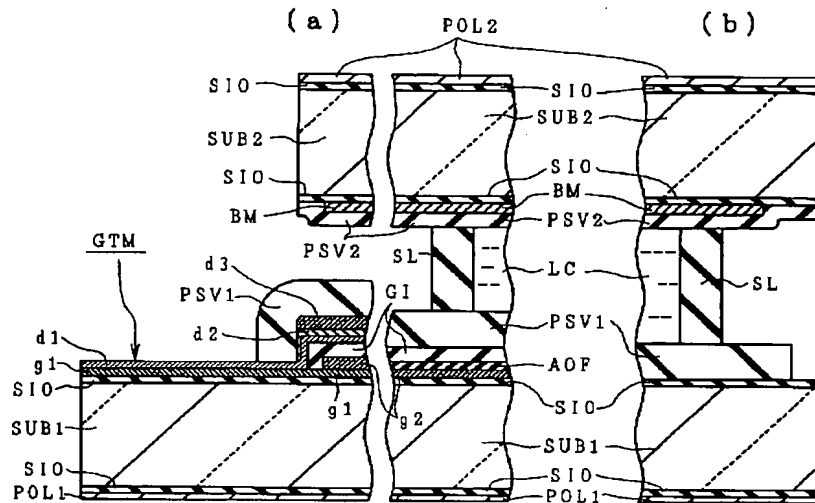


【図9】



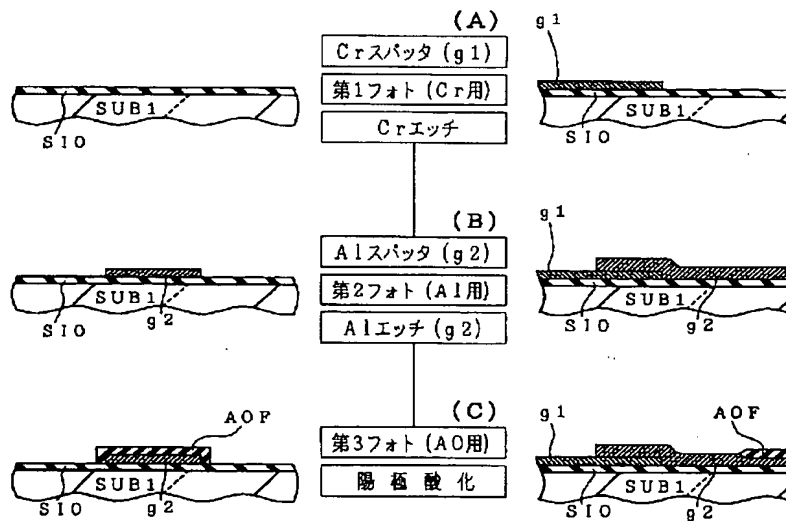
【図10】

図10



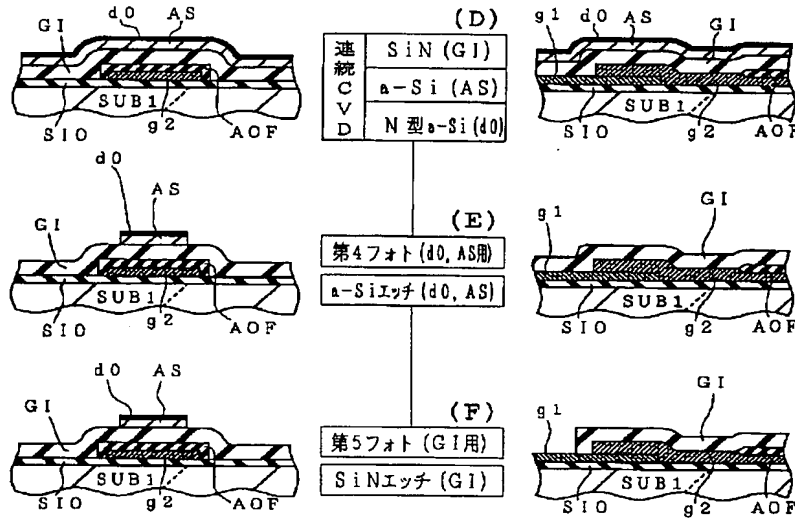
【図11】

図11



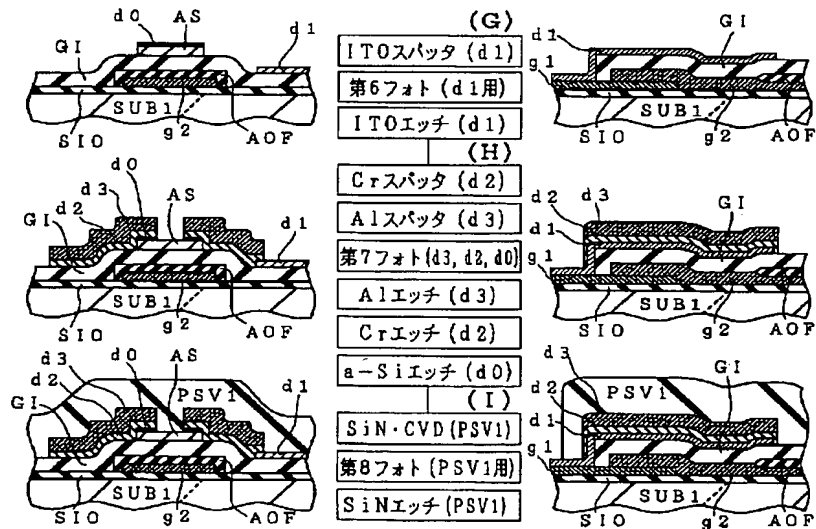
【図12】

図12

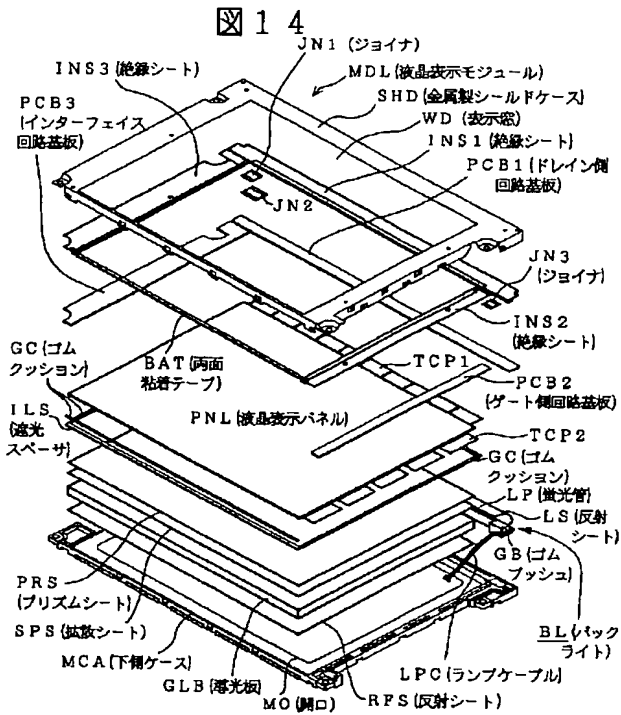


【図13】

図13



【図14】



【図15】

